

Ministero delle Attività Produttive
Direzione Generale per lo Sviluppo Produttivo e la Competitività
Ufficio Italiano Brevetti e Marchi
Ufficio G2

Autenticazione di copia di documenti relativi alla domanda di brevetto per: **Invenzione Industriale**

N. TO2002 A 000566



*Si dichiara che l'unita copia è conforme ai documenti originali
depositati con la domanda di brevetto sopraspecificata, i cui dati
risultano dall'accluso processo verbale di deposito.*

**CERTIFIED COPY OF
PRIORITY DOCUMENT**

28 LUG. 2003

Re

per IL DIRIGENTE

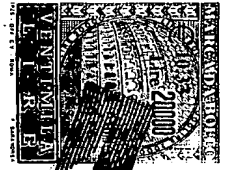
Paola Giuliano
.....
D.ssa Paola Giuliano

AL MINISTERO DELL'INDUSTRIA DEL COMMERCIO E DELL'ARTIGIANATO

MODULO A

UFFICIO ITALIANO BREVETTI E MARCHI - ROMA

DOMANDA DI BREVETTO PER INVENZIONE INDUSTRIALE, DEPOSITO RISERVE, ANTICIPATA ACCESSIBILITÀ AL PUBBLICO



A. RICHIEDENTE (I)

1) Denominazione STMICROELECTRONICS S.R.L.
 Residenza AGRATE BRIANZA (MI) codice 009519010968
 2) Denominazione _____
 Residenza _____ codice _____

B. RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M.

cognome e nome CERBARO Elena e altri cod. fiscale _____
 denominazione studio di appartenenza STUDIO TORTA S.r.l.
 via Viotti n. 0009 città TORINO cap 10121 (prov) TO

C. DOMICILIO ELETTIVO destinatario

via _____ n. _____ città _____ cap _____ (prov) _____

D. TITOLO

classe proposta (sez/ci/sci) _____

gruppo/sottogruppo _____

REGOLATORE DI TENSIONE AD ALTA VELOCITA' DI RISPOSTAANTICIPATA ACCESSIBILITÀ AL PUBBLICO: SI ☐ NO ☐

SE ISTANZA: DATA _____

N° PROTOCOLLO _____

E. INVENTORI DESIGNATI

cognome nome

cognome nome

1) DEL GATTO Nicola 3) POIDOMANI Carla
 2) DIMA Vincenzo 4) CHIAVETTA Carmelo

F. PRIORITÀ

nazione o organizzazione

tipo di priorità

numero di domanda

data di deposito

allegato
S/R

SCIOGLIMENTO RISERVE

Data

N° Protocollo

1) _____
 2) _____

G. CENTRO ABILITATO DI RACCOLTA COLTURE DI MICRORGANISMI, denominazione

H. ANNOTAZIONI SPECIALI

Per la migliore comprensione dell'invenzione è stato necessario depositare disegni con diciture come
 convenuto dalla Convenzione Europea sulle formalità alle quali l'Italia ha aderito.

DOCUMENTAZIONE ALLEGATA

N. es.

Doc. 1) 2 PROV n. pag. 28 riassunto con disegno principale, descrizione e rivendicazioni (obbligatorio 1 esemplare) _____
 Doc. 2) 2 PROV n. tav. 03 disegno (obbligatorio se citato in descrizione, 1 esemplare) _____
 Doc. 3) 1 RIS lettera d'incarico, procura o riferimento procura generale _____
 Doc. 4) 1 RIS designazione inventore _____
 Doc. 5) 1 RIS documenti di priorità con traduzione in italiano _____
 Doc. 6) 1 RIS autorizzazione o atto di cessione _____
 Doc. 7) 1 nominativo completo del richiedente _____

8) attestati di versamento, totale Euro Duecentonovantuno/80

obbligatorio

COMPILATO IL 28 06 2002

FIRMA DEL (I) RICHIEDENTE (I)

CERBARO ElenaCONTINUA S/NO NODEL PRESENTE ATTO SI RICHIEDE COPIA AUTENTICA S/NO SICAMERA DI COMMERCIO IND. ART. AGR. DI TORINOcodice 01

VERBALE DI DEPOSITO

NUMERO DI DOMANDA

2002 A 000566

Reg. A

L'anno duemiladueil giorno ventottodel mese di GiugnoIl (I) richiedente (I) sopraindicato (I) ha (hanno) presentato a me sottoscritto la presente domanda completa di n. 00 fogli aggiuntivi per la concessione del brevetto sopraripartato.

I. ANNOTAZIONI VARIE DELL'UFFICIO ROGANTE

IL DEPOSITANTE

STUDIO TORTA S.r.l.

Daniela BESSOLO

CATEGORIA B

L'UFFICIALE ROGANTE

Daniela Bessolo

NUMERO DOMANDA

REGIONE CON DISEGNO PRINCIPALE

10 2002 A000 566

NUMERO BREVETTO

DATA DI DEPOSITO 28 / 06 / 2002

DATA DI RILASCIO 11/11/11

A. RICHIEDENTE (1)

Denominazione

STMICROELECTRONICS S.R.L.

Residenza

AGRATE BRIANZA (MI)

D. TITOLO

REGOLATORE DI TENSIONE AD ALTA VELOCITA' DI RISPOSTA

Classe proposta (sez./cl./scl/)

(gruppo/sottogruppo) | | | | |

L RIASSUNTO

Un regolatore di tensione ad alta velocità di risposta, include un terminale di uscita (25a), su cui è presente una tensione regolata (V_R), e almeno un primo circuito di boost (33), controllabile per alternativamente accumulare una prima carica (Q_B) in una prima condizione operativa e fornire la prima carica (Q_B) al terminale di uscita (25a) in una seconda condizione operativa. Inoltre, il primo circuito di boost (33) è provvisto di uno stadio di compensazione (36), fornente al terminale di uscita (25a) una seconda carica (Q_C) sostanzialmente uguale alla prima carica (Q_B), quando il primo circuito di boost (33) è nella prima condizione operativa.

Figura 3

M. DISEGNO

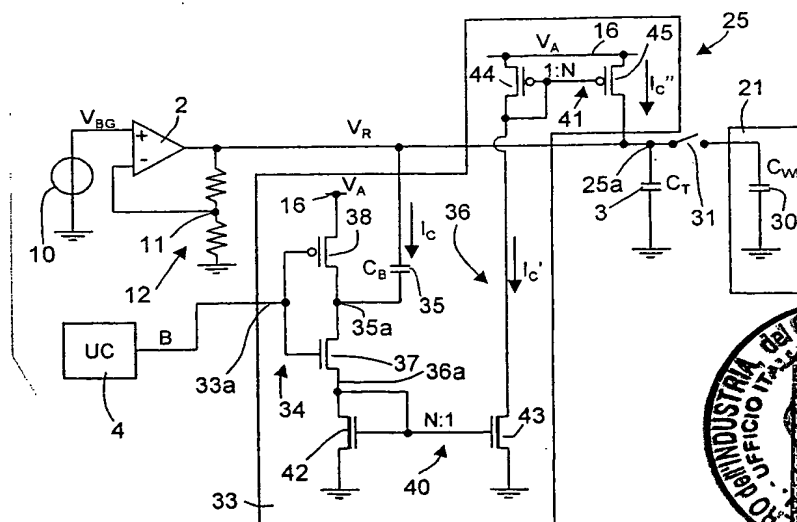


Fig.3



D E S C R I Z I O N E

del brevetto per invenzione industriale
di STMICROELECTRONICS S.R.L.

di nazionalità italiana,

con sede a 20041 AGRATE BRIANZA (MILANO) - VIA C. OLIVETTI, 2

Inventori: DEL GATTO Nicola, DIMA Vincenzo, POIDOMANI
Carla, CHIAVETTA Carmelo

10 2002 A 000566

*** **

La presente invenzione si riferisce a un regolatore di tensione ad alta velocità di risposta.

Come è noto, la velocità di risposta di un regolatore di tensione dipende da vari fattori, tra cui le dimensioni delle capacità connesse al nodo da regolare e la massima corrente che il regolatore stesso è in grado di erogare. Chiaramente, la stabilità della tensione presente sul nodo da regolare è influenzata dalla velocità di risposta del regolatore. In seguito a un disturbo, infatti, la carica accumulata sulle capacità connesse al nodo da regolare viene modificata e la tensione torna al valore nominale solo quando il regolatore ha ripristinato tale carica. In pratica, la tensione sul nodo da regolare non è mai rigorosamente costante, ma presenta delle oscillazioni attorno al valore nominale ("ripple"); il regolatore deve ridurre l'ampiezza di tali oscillazioni e attenuarle il più rapidamente

CERRARO Elena
Iscrittura Albo nr 426/BW

possibile.

Alcuni circuiti regolati, poi, hanno un comportamento di tipo impulsivo, che è critico per il regolatore. In particolare, quando alcune delle capacità di carico sono selettivamente collegabili al regolatore mediante interruttori, la chiusura di tali interruttori provoca l'assorbimento improvviso di correnti molto elevate, appunto in modo impulsivo. Questa situazione si verifica, ad esempio, nel caso dei regolatori di tensione per la lettura/scrittura di matrici di memoria, specialmente di tipo non volatile. È infatti noto che una matrice di memoria comprende una pluralità di celle organizzate su righe e colonne; celle appartenenti a una stessa riga hanno terminali di porta collegati a una stessa linea di parola, mentre celle appartenenti a una stessa colonna hanno terminali di pozzo collegati a una stessa linea di bit. A ciascuna linea di parola e di bit sono quindi associate capacità elevate. In particolare, quando una cella viene selezionata per la lettura/scrittura, la linea di parola corrispondente viene collegata a un regolatore di tensione attraverso uno o più interruttori e la capacità associata assorbe una corrente di tipo impulsivo.

Normalmente, per ridurre le oscillazioni della tensione regolata viene utilizzato un condensatore tam-

CERRARO Elena
(iscrittione Albo nr 426/BM)

pone collegato direttamente all'uscita del regolatore, a monte degli interruttori. Il condensatore tampone può essere un componente indipendente inserito all'uscita del regolatore o, in alternativa, una parte del carico capacitivo stabilmente connessa all'uscita del regolatore. Alla chiusura degli interruttori, la carica presente sul condensatore tampone viene condivisa con le capacità di carico e quindi la variazione della tensione regolata dipende dal rapporto fra la capacità del condensatore tampone e la capacità totale collegata in parallelo all'uscita del regolatore, ossia la somma della capacità del condensatore tampone stesso e la capacità del condensatore di carico: in particolare, maggiore è la capacità del condensatore tampone, minori sono le oscillazioni della tensione regolata. D'altra parte, il tempo impiegato dal regolatore per ripristinare la carica sul condensatore tampone aumenta al crescere della sua capacità. In pratica, quindi, l'esigenza di ridurre le oscillazioni contrasta con il requisito di velocità di risposta e non è possibile raggiungere compromessi ottimali.

Per risolvere questo inconveniente, è stato proposto di utilizzare regolatori di tensione dotati di uno stadio di "boost". Per maggior chiarezza, si faccia riferimento alla figura 1, in cui è illustrato un regola-

CERARO Elena
/Iscrizione Albo nr 426/BM/

tore di tensione 1, comprendente un amplificatore differenziale 2, un'unità di controllo 4 e un circuito di boost 5. In figura 1 è inoltre mostrato circuito di carico 6 avente una capacità tampone C_T , qui rappresentata mediante un condensatore tampone 3 staticamente collegato a un terminale di uscita 1a del regolatore 1, e una capacità commutata C_L , qui illustrata schematicamente mediante un condensatore di carico 7 selettivamente collegabile al terminale di uscita 1a attraverso un interruttore 8. In pratica, il circuito di carico 6 presenta una componente capacitiva fissa e una componente capacitiva variabile, ossia la capacità tampone C_T e, rispettivamente, la capacità commutata C_L : la componente fissa è costantemente collegata al terminale di uscita 1a del regolatore 1, mentre la componente variabile viene inserita in parallelo alla componente fissa solo in seguito alla chiusura dell'interruttore 8.

L'amplificatore differenziale 2 ha un ingresso invertente collegato a un generatore di tensione di riferimento 10, fornente una tensione di band-gap V_{BG} costante, un ingresso invertente collegato a un nodo intermedio 11 di un partitore resistivo 12 e un'uscita collegata al terminale di uscita 1a e fornente una tensione regolata V_R ; inoltre, il partitore resistivo 12 è collegato fra il terminale di uscita 1a e massa, in pa-

CERRARO ELENG
(iscrittione Albo nr 426/BM)



rallalelo al condensatore tampone 3.

Il circuito di boost 5 comprende uno stadio di pilotaggio 14 e un condensatore di boost 15, avente una capacità di boost C_B . Lo stadio di pilotaggio 14, qui un invertitore CMOS comprendente un transistor NMOS 17 e un transistor PMOS 18, ha un ingresso 14a, ricevente un segnale di boost B di tipo logico generato dall'unità di controllo 4 e un'uscita collegata a un primo terminale 15a del condensatore di boost 15; inoltre lo stadio di pilotaggio 14 è dotato di un primo terminale di alimentazione, collegato a una linea survoltata 16, fornente una tensione survoltata V_A maggiore della tensione regolata V_R , e di un secondo terminale di alimentazione collegato a massa. In particolare, i transistori NMOS 17 e PMOS 18 hanno terminali di porta collegati all'ingresso 14a e terminali di pozzo collegati all'uscita e, quindi, al primo terminale 15a del condensatore di boost 15. Un secondo terminale del condensatore di boost 15 è collegato al terminale di uscita 1a del regolatore 1.

Il segnale di boost B è sincronizzato con l'interruttore 8. In particolare, quando l'interruttore 8 è aperto, il segnale di boost B è alto; di conseguenza, il transistor PMOS 18 è interdetto e il transistor NMOS 17 conduce e collega a massa il primo terminale

CERBARO Elena
Iscrizione Albo nr 426/BWJ

15a del condensatore di boost 15, che accumula una carica di boost Q_B . Quando, invece, l'interruttore 8 è chiuso, il segnale di boost B è basso; in questo caso, il transistor NMOS 17 è interdetto, mentre il transistor PMOS 18 collega il primo terminale 15a del condensatore di boost 15 alla linea survoltata 16. La carica di boost Q_B precedentemente accumulata sul condensatore di boost 15 viene quindi iniettata nel terminale di uscita 1a e assorbita dal circuito di carico 6. È possibile dimensionare il condensatore di boost 15 e il valore della tensione survoltata V_A in modo che la carica di boost Q_B iniettata nel terminale di uscita 1a ($Q_B = C_B V_A$) sia sostanzialmente uguale alla carica assorbita dal circuito di carico 6; in questo modo, le oscillazioni della tensione regolata V_R vengono considerevolmente ridotte.

I regolatori noti presentano comunque alcune limitazioni. Infatti, dopo che il condensatore di boost 15 si è scaricato, deve nuovamente assorbire la carica di boost Q_B , quando il suo primo terminale 15a viene connesso a massa. Si verifica perciò una condizione del tutto analoga all'assorbimento improvviso di corrente da parte del circuito di carico 6 e quindi la tensione regolata V_R è soggetta a oscillazioni. Per evitare tali oscillazioni, la commutazione del circuito di pilotag-

CERBARI Elena
 Iscrizione Albo nr 426/BW

gio 14 che porta il primo terminale 15a del condensatore di boost 15 dalla tensione survoltata V_A a massa viene di solito effettuata con gradualità. È chiaro che, in questo modo, la transizione è anche più lenta; di conseguenza, il regolatore 1 non è adatto a essere impiegato ad alta frequenza, come invece richiesto sempre più spesso in numerose applicazioni.

Scopo della presente invenzione è realizzare un regolatore di tensione, che sia privo degli inconvenienti descritti.

Secondo la presente invenzione viene realizzato un regolatore di tensione ad alta velocità di risposta, come definito nella rivendicazione 1.

Per una migliore comprensione dell'invenzione, ne vengono ora descritte alcune forme di realizzazione, a puro titolo di esempio non limitativo e con riferimento ai disegni allegati, nei quali:

- la figura 1 illustra uno schema circuitale semplificato di un regolatore di tensione di tipo noto;

- la figura 2 illustra uno schema a blocchi di un dispositivo di memoria incorporante un regolatore realizzato secondo la presente invenzione;

- la figura 3 mostra uno schema circuitale semplificato di un regolatore di tensione realizzato secondo una prima forma di attuazione dell'invenzione;

CERDARO Elena
(iscrittione Albo nr 426/BW)

- la figura 4 è uno schema circuitale semplificato di un regolatore di tensione in una seconda forma di attuazione della presente invenzione; e

- le figure 5a-5e sono grafici relativi ad andamenti temporali di grandezze presenti nel regolatore di tensione di figura 4.

L'invenzione verrà di seguito illustrata con riferimento al campo delle memorie non volatili; ciò non si deve però considerare limitativo, in quanto il regolatore di tensione secondo l'invenzione può essere vantaggiosamente sfruttato per applicazioni di vario tipo, in particolare quando occorre fornire una tensione regolata a un circuito di carico che sostanzialmente assorbe impulsi di corrente.

In figura 2 è mostrato un dispositivo di memoria 20 comprendente una matrice di memoria 21, qui di tipo non volatile, un decodificatore di riga 22, un decodificatore di colonna 23 e un regolatore di tensione 25. La matrice di memoria 21 è formata da una pluralità di celle 26 organizzate su righe e colonne. In particolare, celle 26 appartenenti a una stessa riga hanno terminali di porta collegati a una stessa linea di parola 27, mentre celle appartenenti a una stessa colonna hanno terminali di pozzo collegati a una stessa linea di bit 28; inoltre, a ciascuna linea di parola 27 è ass

CERBARO Elena
(iscrizione Albo nr 426/BM)



una capacità di parola C_{WL} , qui schematicamente rappresentata mediante un condensatore di parola 30.

Il decodificatore di riga 22 seleziona una delle linee di parola 27 e la collega a un terminale di uscita 25a del regolatore di tensione 25.

In figura 3, in cui parti uguali a quelle già mostrate in figura 1 sono dotate degli stessi numeri di riferimento, la linea di parola 27 selezionata e il decodificatore di riga 22 sono schematizzati mediante uno dei condensatori di parola 30 e, rispettivamente, mediante un interruttore 31 selettivamente collegante il condensatore di parola 30 al regolatore di tensione 25. In figura è inoltre illustrato il condensatore tampone 3, che rappresenta una porzione del carico della matrice di memoria 21 e/o del decodificatore di riga 22 staticamente collegato al terminale di uscita 25a del regolatore 25.

Il regolatore 25 comprende l'amplificatore differenziale 2, il generatore di tensione di riferimento 10, il partitore resistivo 12 e l'unità di controllo 4, ed è inoltre provvisto di un circuito di boost 33. Più in dettaglio, il circuito di boost 33 comprende uno stadio di pilotaggio 34, un condensatore di boost 35, avente capacità di boost C_B , e uno stadio di compensazione 36.

CERBARO Elena
(iscrizione Albo nr 426/BW)

Lo stadio di pilotaggio 34 ha un ingresso formante un terminale di controllo 33a del circuito di boost 33 e ricevente il segnale di boost B; e un'uscita collegata a un primo terminale 35a del condensatore di boost 35, che presenta un secondo terminale connesso al terminale di uscita 25a del regolatore di tensione 25. Inoltre un primo e un secondo terminale di alimentazione dello stadio di pilotaggio 34 sono collegati alla linea survoltata 16 e, rispettivamente, a un ingresso 36a dello stadio di compensazione 36. Più in dettaglio, lo stadio di pilotaggio 34 comprende un primo transistore di pilotaggio 37, di tipo NMOS, e un secondo transistore di pilotaggio 38, di tipo PMOS. I transistori di pilotaggio 37, 38 hanno rispettivi terminali di porta collegati al terminale di controllo 33a e terminali di pozzo collegati al primo terminale del condensatore di boost 35; inoltre, i terminali sorgente del primo e del secondo transistore di pilotaggio 37, 38 formano il secondo e, rispettivamente, il primo terminale di alimentazione dello stadio di pilotaggio 34.

Lo stadio di compensazione 36, avente un'uscita collegata al terminale di uscita 25a del regolatore di tensione 25, comprende un sensore di corrente 40 e un generatore di corrente 41, comandato dal sensore di corrente 40; in particolare, il sensore di corrente 40

CERBARO Elena
(iscrizione Albo nr 426/BW)

e il generatore di corrente 41 sono formati da un primo e da un secondo circuito a specchio di corrente collegati fra loro in cascata e aventi preferibilmente rapporto di specchio reciproco l'uno rispetto all'altro. Più in dettaglio, il sensore di corrente 40 è un circuito a specchio di corrente con rapporto di specchio $N:1$, dove N è un intero, e comprende un primo e un secondo transistor di specchio 42, 43, preferibilmente di tipo NMOS naturale. Il primo e il secondo transistor di specchio 42, 43 hanno rispettivi terminali di porta in comune e terminali di sorgente collegati a massa; inoltre, i terminali di porta e di pozzo del primo transistor di specchio 42 sono direttamente connessi fra loro e formano l'ingresso 36a del circuito di compensazione 36. Il generatore di corrente 41 è un circuito a specchio di corrente avente rapporto di specchio $1:N$ e comprende un terzo e un quarto transistor di specchio 44, 45, di tipo PMOS, aventi rispettivi terminali di porta in comune e terminali di sorgente collegati alla linea survoltata 16. I terminali di porta e di pozzo del terzo transistor di specchio 44 sono collegati direttamente fra loro; inoltre, il terminale di pozzo del terzo transistor di specchio 44 è collegato al terminale di pozzo del secondo terminale di specchio 43, mentre il terminale di pozzo del quarto

CERBARO Elena
(iscrittione Albo nr 426/BMI)

transistore di specchio 45 definisce l'uscita dello stadio di compensazione 36 ed è collegato al terminale di uscita 25a del regolatore di tensione 25.

Il funzionamento del regolatore di tensione 25 è il seguente.

L'unità di controllo 4 sincronizza il segnale di boost B con l'interruttore 31 e comanda i transistori di pilotaggio 37, 38 in controfase. In particolare, quando l'interruttore 31 è aperto, il segnale di boost B è alto: in questo caso, il primo transistore di pilotaggio 37 conduce, mentre il secondo transistore di pilotaggio 38 è interdetto. Di conseguenza, il primo terminale 35a del condensatore di boost 35 è collegato a massa e accumula una carica di boost Q_B (la tensione di soglia dei transistori di specchio 42, 43, di tipo NMOS naturale, è trascurabile). Quando invece l'interruttore 31 viene chiuso, in modo da collegare il condensatore di parola 30 al regolatore di tensione 25, il segnale di boost B è basso e il primo transistore di pilotaggio 37 è interdetto, mentre il secondo transistore di pilotaggio 38 conduce. Il primo terminale 35 del condensatore di boost 35 viene così portato alla tensione survoltata V_A e la carica di boost Q_B precedentemente accumulata viene iniettata nel terminale di uscita 25a del regolatore di tensione 25, per compensa

CERBARO Elena
(iscrittione Albo nr 426/BW)



l'assorbimento di corrente da parte del condensatore di parola 30. In queste condizioni, il condensatore di boost 35 è scarico e perciò, quando il segnale di boost B commuta nuovamente al valore alto, richiama una corrente di ricarica I_c dal terminale di uscita 25a del régolatore 25. La corrente di ricarica I_c fluisce attraverso il primo transistor di pilotaggio 37, che conduce, e attraverso il primo transistor di specchio 42 e viene quindi rilevata dal sensore di corrente 40. Dato che il sensore di corrente 40 è un circuito a specchio di corrente con rapporto di specchio N:1, il secondo transistor di specchio 43 conduce una corrente specchiata I_c' uguale a I_c/N . La stessa corrente specchiata I_c' fluisce inoltre attraverso il terzo transistor di specchio 44 e viene utilizzata per controllare il generatore di corrente 41. Poiché infatti anche il generatore di corrente 41 è un circuito a specchio di corrente, avente rapporto di specchio 1:N, il quarto transistor di specchio 45 conduce e fornisce al terminale di uscita 25a una corrente di compensazione I_c'' , che, ad ogni istante, è sostanzialmente N volte maggiore della corrente specchiata I_c' e, di conseguenza, è uguale alla corrente di ricarica I_c ; in altre parole, si ha:

$$I_c'' = N \cdot I_c' = N \cdot (1/N) \cdot I_c = I_c.$$

CERBARO Elena
(iscrittione Albo nr 426/BW)

In questo modo, la corrente di ricarica I_c e la corrente di compensazione I_c'' sono fra loro uguali, mentre la corrente specchiata I_c' è molto minore.

In pratica, durante la fase di carica, il sensore di corrente 40 viene collegato in serie al condensatore di boost 35 e rileva la corrente di ricarica I_c che il condensatore di boost 35 stesso assorbe dal terminale di uscita 25a del regolatore di tensione 25 per ripristinare la carica di boost Q_B . Il generatore di corrente 41 viene controllato mediante il sensore di corrente 40, in modo da iniettare nel terminale di uscita 25a la corrente di compensazione I_c'' uguale alla corrente di ricarica I_c o, in altre parole, una carica di compensazione Q_c uguale alla carica di boost Q_B da ripristinare. Per generare la corrente di compensazione I_c'' , infatti, la corrente di ricarica I_c viene specchiata due volte, prima dal sensore di corrente 40 e poi dal generatore di corrente 41, che hanno rapporti di specchio reciproci l'uno rispetto all'altro. Di conseguenza, la corrente necessaria per ripristinare la carica di boost Q_B sul condensatore di boost 35 viene sostanzialmente fornita dal generatore di corrente 41.

In questo modo vengono vantaggiosamente eliminate le oscillazioni della tensione regolata V_R dovute alla ricarica del condensatore di boost 35. Infatti, per ri-

CERBARO Elena
Iscrizione Albo nr 426/BWL

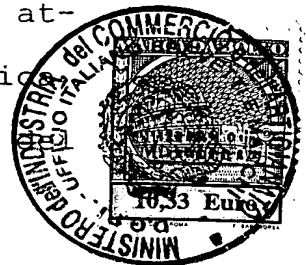
pristinare la carica di boost Q_B non occorre prelevare la carica accumulata sul condensatore tampone 3 e quindi la tensione regolata V_R rimane stabile. Inoltre, dato che il circuito di boost 33 può fornire correnti di compensazione I_c'' anche molto elevate, la carica di boost Q_B può essere ripristinata rapidamente; di conseguenza, il regolatore di tensione secondo l'invenzione è adatto a essere impiegato per applicazioni di alta frequenza. Un ulteriore vantaggio è dato dal fatto che i circuiti a specchio di corrente formanti il sensore di corrente 40 e il generatore di corrente 41 hanno rapporto di specchio reciproco l'uno rispetto all'altro. In questo modo, infatti, la corrente specchiata I_c' è molto minore della corrente di ricarica I_c e della corrente di compensazione I_c'' e quindi la potenza dissipata è trascurabile.

Secondo una diversa forma di realizzazione dell'invenzione, illustrata in figura 4, un regolatore di tensione 50 avente un terminale di uscita 50a comprende l'amplificatore differenziale 2, il generatore di tensione di riferimento 10, il partitore resistivo 12 e l'unità di controllo 4 ed è inoltre provvisto di un primo e di un secondo circuito di boost 51, 52 e di un circuito di temporizzazione 53. Entrambi i circuiti di boost 51, 52 hanno la stessa struttura del circuito

di boost 33 illustrato in figura 3. In particolare, i circuiti di boost 51, 52 comprendono ciascuno un rispettivo stadio di pilotaggio 34, un rispettivo condensatore di boost 35 e un rispettivo stadio di compensazione 36, a sua volta comprendente un sensore di corrente 40 e un generatore di corrente 41 comandato dal sensore di corrente 40. Come già descritto in precedenza, il sensore di corrente 40 e il generatore di corrente 41 comprendono rispettivi circuiti a specchio di corrente collegati fra loro in cascata; inoltre, il sensore di corrente 40 di ciascuno dei circuiti di boost 51, 52 è selettivamente collegabile in serie al rispettivo condensatore di boost 35. Il primo e il secondo circuito di boost 51, 52 hanno terminali di controllo 51a, 52a formati dagli ingressi dei rispettivi stadi di pilotaggio 34.

Il circuito di temporizzazione 53 comprende un bistabile 55, di tipo DT, e una prima e una seconda porta NAND 56, 57. Più in dettaglio, il bistabile 55 ha un ingresso di temporizzazione 55a collegato all'unità di controllo 4 per ricevere il segnale di temporizzazione B, un ingresso dati 55b e un'uscita 55c. L'uscita 55c del bistabile 55 è collegata all'ingresso dati 55b attraverso un invertitore 58; in questo modo, in pratica il bistabile 55 commuta a ogni fronte di salita

CERRARO Elena
Iscrizione Albo nr 426/BMI



segnale di boost B. La prima e la seconda porta NAND 56, 57 hanno primi ingressi collegati all'unità di controllo 4 per ricevere il segnale di boost B e secondi ingressi collegati all'uscita dell'invertitore 58 e, rispettivamente, all'uscita 55c del bistabile 55; di conseguenza, sui secondi ingressi della prima e della seconda porta NAND 56, 57 sono presenti un segnale di temporizzazione CK e, rispettivamente, un segnale di temporizzazione negato CKN aventi periodo doppio rispetto al segnale di boost B e in controfase fra loro (figure 5a-5c). Inoltre, uscite della prima e della seconda porta NAND 56, 57 sono collegate a terminali di controllo 51a, 52a del primo e, rispettivamente, del secondo circuito di boost 51, 52 e forniscono un primo e, rispettivamente un secondo segnale di pilotaggio D1, D2 (figure 5d e 5e). Preferibilmente, in serie alle uscite delle porte NAND 56, 57 sono inseriti rispettivi stadi elevatori di tensione 60, per assicurare che i segnali di pilotaggio D1, D2 abbiano livelli di tensione sufficienti a controllare gli stadi di pilotaggio 34 dei circuiti di boost 51, 52 (uguali almeno alla tensione survoltata V_A). In questo modo, le porte NAND 56, 57 possono essere alimentate con una tensione di alimentazione standard, inferiore alla tensione survoltata V_A .

CERBARO Elena
Disegnata Albo nr 426/BMI

Come descritto in precedenza con riferimento alla figura 3, l'unità di controllo 4 sincronizza il segnale di boost B con l'interruttore 31. Quando il segnale di boost B è basso (interruttore 31 chiuso), le porte NAND 56, 57 sono bloccate e quindi i segnali di pilotaggio D1, D2 sono mantenuti al valore alto (figure 5a, 5d, 5e). In questa condizione, i condensatore di boost 35 di entrambi i circuiti di boost 51, 52 hanno il rispettivo primo terminale 35a collegato a massa e si ricaricano. Quando invece il segnale di boost B è alto, le porte NAND 56, 57 possono commutare; dato che i segnali di temporizzazione CK, CKN sono in controfase fra loro, ad ogni ciclo del segnale di boost B alternativamente una delle porte NAND 56, 57 commuta, mentre l'altra rimane bloccata. Ad ogni ciclo del segnale di boost B alternativamente uno dei segnali di pilotaggio D1, D2 commuta al valore basso, azionando il rispettivo dei circuiti di boost 51, 52, mentre l'altro rimane alto. Come spiegato con riferimento alla figura 3, i circuiti di boost 51, 52 cedono al terminale di uscita 50a e quindi al condensatore di parola 30 la carica accumulata sui rispettivi condensatori di boost 35, quando il rispettivo segnale di pilotaggio D1, D2 è basso, e si ricaricano in caso contrario. In pratica, dunque, i circuiti di boost 51, 52 sono comandati in controfase,

CERBARO Elena
(iscrittione Albo nr 426/BMI)

in quanto i segnali di pilotaggio D1, D2 presentano uno sfasamento relativo di un semiperiodo; inoltre, ciascuno dei circuiti di boost 51, 52 può continuare la fase di ricarica del proprio condensatore di boost 35 mentre l'altro fornisce la carica necessaria per compensare l'assorbimento di corrente da parte del condensatore di parola 30.

È quindi chiaro che la possibilità di azionare alternativamente il primo e il secondo circuito di boost 51, 52 permette di realizzare regolatori di tensione con elevatissima velocità di risposta, senza compromettere la stabilità della tensione regolata V_R . Inoltre, l'incremento di prestazioni è ottenibile a fronte di un modesto aumento dell'ingombro.

Risulta infine evidente che al regolatore di tensione descritto possono essere apportate modifiche e varianti, senza uscire dall'ambito della presente invenzione.

In particolare, l'invenzione può essere vantaggiosamente utilizzata anche per applicazioni diverse dalla regolazione delle tensioni di lettura/scrittura di memorie non volatili e specialmente quando occorre fornire una tensione regolata con precisione a un carico che assorbe corrente in modo impulsivo.

CERBARO Elena
(iscrizione Albo nr 426/BW)

R I V E N D I C A Z I O N I

1. Regolatore di tensione ad alta velocità di risposta, comprendente:

- un terminale di uscita (25a; 50a), su cui è presente una tensione regolata (V_R); e

- almeno un primo circuito di boost (33; 51) controllabile per alternativamente accumulare una prima carica (Q_B) in una prima condizione operativa e fornire detta prima carica (Q_B) a detto terminale di uscita (25a; 50a) in una seconda condizione operativa;

caratterizzato dal fatto che detto primo circuito di boost (33; 51) comprende uno stadio di compensazione (36) fornente a detto terminale di uscita (25a; 50a) una seconda carica (Q_C) sostanzialmente uguale a detta prima carica (Q_B), quando detto primo circuito di boost (33; 51) è in detta prima condizione operativa.

2. Regolatore secondo la rivendicazione 1, caratterizzato dal fatto che detto stadio di compensazione (36) comprende un circuito generatore di corrente comandato (41) collegato a detto terminale di uscita (25a; 50a) per fornire detta seconda carica (Q_C) in detta prima condizione operativa.

3. Regolatore secondo la rivendicazione 2, caratterizzato dal fatto che detto stadio di compensazione (36) comprende un circuito sensore di corrente (40) se

CERRARO Elena
(iscrittione Albo nr 426/BM)



lettivamente collegabile a detto terminale di uscita (25a; 50a) in detta prima condizione operativa.

4. Regolatore secondo la rivendicazione 3, caratterizzato dal fatto che detto circuito generatore di corrente comandato (41) è controllato da detto circuito sensore di corrente (40).

5. Regolatore secondo la rivendicazione 4, caratterizzato dal fatto che detto circuito sensore di corrente (40) è attraversabile da una prima corrente (I_c) assorbita da detto primo circuito di boost (33; 51) in detta prima condizione operativa e dal fatto che detto circuito generatore di corrente comandato (41) è controllabile in modo da fornire a detto terminale di uscita (25a; 50a) una seconda corrente uguale (I''_c) a detta prima corrente (I_c).

6. Regolatore secondo la rivendicazione 4 o 5, caratterizzato dal fatto che detto circuito sensore di corrente (40) e detto circuito generatore di corrente comandato (41) comprendono un primo e, rispettivamente, un secondo circuito a specchio di corrente collegati fra loro in cascata.

7. Regolatore secondo la rivendicazione 6, caratterizzato dal fatto che detto circuito sensore di corrente (40) e detto circuito generatore di corrente comandato (41) hanno rapporto di specchio ($N:1$, $1:N$) re-

CERRARO Elena
Iscrizione Albo nr 426/BW

ciproco l'uno rispetto all'altro).

8. Regolatore secondo la rivendicazione 7, caratterizzato dal fatto che detto primo circuito di boost (33; 51) presenta un terminale di controllo (33a; 51a) ricevente un segnale di controllo (B; D1) avente un primo valore logico, in detta prima condizione operativa, e un secondo valore logico, in detta seconda condizione operativa.

9. Regolatore secondo la rivendicazione 7, caratterizzato dal fatto che detto primo circuito di boost (33; 51) comprende un elemento capacitivo (35).

10. Regolatore secondo la rivendicazione 9, caratterizzato dal fatto che detto primo circuito di boost (33; 51) comprende una linea di alimentazione (16) fornente una tensione di alimentazione (V_A) maggiore di detta tensione regolata (V_R) e dal fatto che detto elemento capacitivo (35) ha un primo terminale (35a) selettivamente collegabile a una linea a potenziale di riferimento, in detta prima condizione operativa, e a detta linea di alimentazione (16), in detta seconda condizione operativa; e un secondo terminale collegato a detto terminale di uscita (25a; 50a).

10. Regolatore secondo la rivendicazione 9, caratterizzato dal fatto che detto circuito sensore di corrente (40) comprende un primo e un secondo transistor

CERRARO Eland
Iscrizione Albo nr 426/BMI

di specchio (42, 43) aventi rispettivi terminali di porta in comune e rispettivi terminali di sorgente collegati a detta linea a potenziale di riferimento; detto primo transistor di specchio (42) avente terminale di pozzo collegato a detti terminali di porta e selettivamente collegabile a detto primo terminale (35a) di detto elemento capacitivo (35) in detta prima condizione operativa.

12. Regolatore secondo la rivendicazione 11, caratterizzato dal fatto che detto circuito generatore di corrente comandato (41) comprende un terzo e un quarto transistor di specchio (44, 45) aventi rispettivamente terminali di porta in comune e rispettivi terminali di sorgente collegati a detta linea di alimentazione (16); detto terzo transistor di specchio (44) avendo terminale di pozzo collegato a detti terminali di porta e detto quarto transistor di specchio (45) avendo terminale di pozzo collegato a detto terminale di uscita (25a; 50a).

13. Regolatore secondo la rivendicazione 11 o 12, caratterizzato dal fatto che detto primo circuito di boost (33; 51) comprende uno stadio di pilotaggio (34) avente un primo e un secondo terminale di alimentazione collegati a detta linea di alimentazione (16) e, rispettivamente, al terminale di pozzo di detto primo

CERBARO E
iscrittione Albo nr 426/BMI

transistore di specchio (42); un ingresso, formante detto terminale di controllo (33a; 51a); e un'uscita selettivamente collegabile a detto primo terminale di alimentazione, in detta seconda condizione operativa, e a detto secondo terminale di alimentazione, in detta prima condizione operativa.

14. Regolatore secondo la rivendicazione 13, caratterizzato dal fatto che detto primo terminale (35a) di detto elemento capacitivo (35) è collegato a detta uscita di detto stadio di pilotaggio (34).

15. Regolatore secondo una qualsiasi delle rivendicazioni precedenti, caratterizzato dal fatto di comprendere un secondo circuito di boost (52) collegato in parallelo a detto primo circuito di boost (51).

16. Regolatore secondo la rivendicazione 15 caratterizzato dal fatto che detti primo e secondo circuito di boost (51, 52) hanno uguale struttura e sono comandati in controfase.

17. Regolatore secondo la rivendicazione 15 o 16, caratterizzato dal fatto di comprendere un circuito di temporizzazione (53) associato a detti primo e secondo circuito di boost (51, 52) e fornente rispettivi segnali di pilotaggio (D1, D2) in controfase fra loro.

18. Dispositivo elettronico regolato comprende un regolatore di tensione (25; 50), fornente una ten-

CERRARO Elettro
Iscrizione Albo nr 426/BMI



sione regolate (V_R) e un circuito di carico (21, 30) selettivamente collegabile a detto regolatore (25; 50), caratterizzato dal fatto che detto regolatore di tensione (25; 50) è realizzato secondo una qualsiasi delle rivendicazioni da 1 a 15.

19. Dispositivo secondo la rivendicazione 18, caratterizzato dal fatto di comprendere un'unità di controllo (4) collegata a detto regolatore di tensione (25; 50) per comandare detto primo circuito di boost (33; 51) in detta prima condizione operativa quando detto circuito di carico (21, 30) è scollegato da detto regolatore di tensione (25; 50) e in detta seconda condizione operativa quando detto circuito di carico (21, 30) è collegato a detto regolatore di tensione (25; 50).

CERBARO ELEMS
Iscrizione Albo nr 426/BM

20. Dispositivo secondo la rivendicazione 18 o 19, caratterizzato dal fatto che detto circuito di carico (21, 30) è una matrice di memoria non volatile e dal fatto che detta tensione regolata (V_R) è una tensione di lettura/scrittura.

21. Metodo per la regolazione di una tensione (V_R) su un terminale (25a; 50a) selettivamente collegabile a un carico (21, 30), comprendente le fasi di:

- accumulare una prima carica (Q_B), quando detto terminale (25a; 50a) è scollegato da detto carico (21,

30); e

- iniettare detta prima carica (Q_B) in detto terminale (25a; 50a), quando detto terminale (25a; 50a) è collegato a detto carico (21, 30);

caratterizzato dal fatto che detta fase di accumulare comprende fornire a detto terminale (25a; 50a) una seconda carica (Q_C) uguale a detta prima carica (Q_B).

22. Metodo secondo la rivendicazione 21, caratterizzato dal fatto che detta fase di accumulare comprende assorbire una prima corrente (I_C) da detto terminale (25a; 50a).

23. Metodo secondo la rivendicazione 22, caratterizzato dal fatto di comprendere la fase di misurare detta prima corrente (I_C).

24. Metodo secondo la rivendicazione 22 o 23, caratterizzato dal fatto che detta fase di fornire una seconda carica (Q_C) comprende fornire una seconda corrente (I_C'') uguale a detta prima corrente (I_C).

25. Metodo secondo la rivendicazione 24, caratterizzato dal fatto che detta fase di fornire una seconda corrente (I_C'') comprende specchiare detta prima corrente (I_C).

26. Metodo secondo una qualsiasi delle rivendicazioni 21-25, caratterizzato dal fatto che detta fase di fornire detta seconda carica (Q_C) comprende prelevare

CERBARO Elena
(iscrizione Albo nr 426/BMI)

detta seconda carica (Q_c) da una linea di alimentazione (16) posta a una tensione di alimentazione (V_A) maggiore di detta tensione (V_R) su detto terminale (25a; 50a).

27. Regolatore di tensione ad alta velocità di risposta, sostanzialmente come descritto con riferimento alle figure annesse.

p.i.: STMICROELECTRONICS S.R.L.

CERRARO Elena
CERRARO Elena
Iscrizione Albo nr 426/BMI


CERRARO Elena
Iscrizione Albo nr 426/BMI

CERRARO Elena
Iscrizione Albo nr 426/BMI

2002 A000566

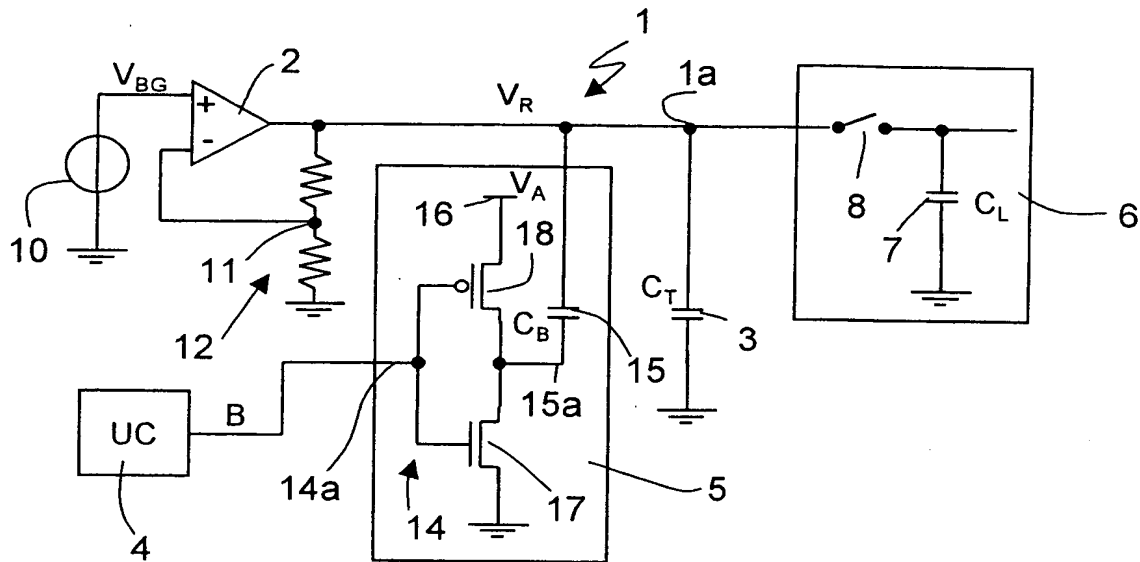
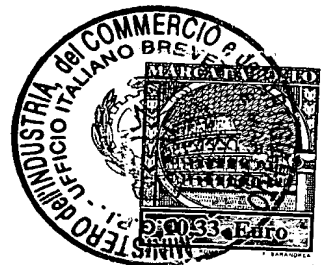
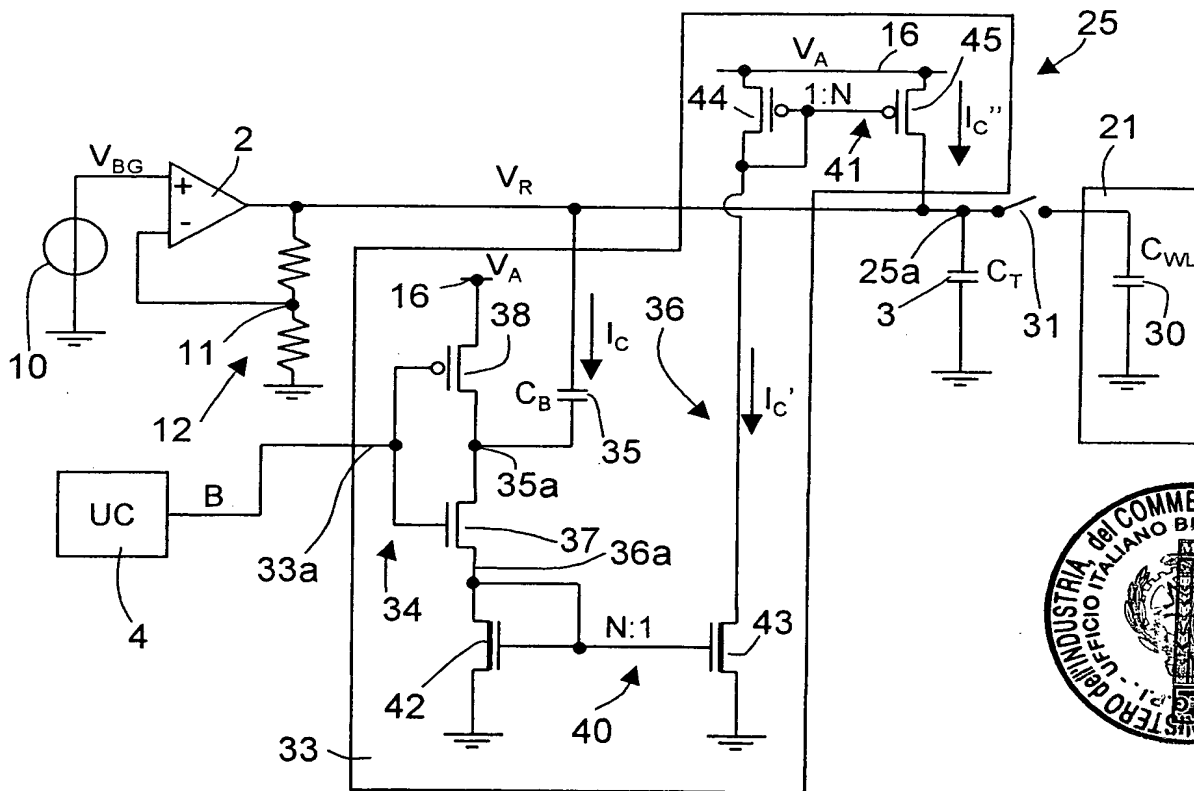


Fig. 1



p.i.: STMICROELECTRONICS S.R.L.

Fig. 3

CERBARO Elena
 Iscrizione Albo nr 426/BW



2002 A000566

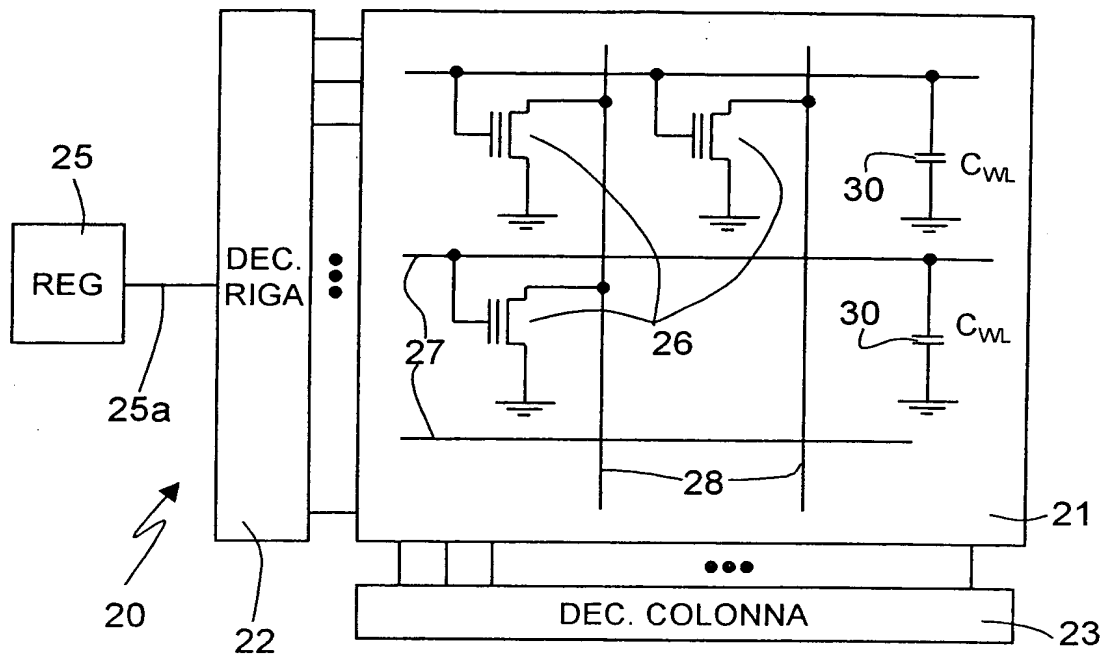
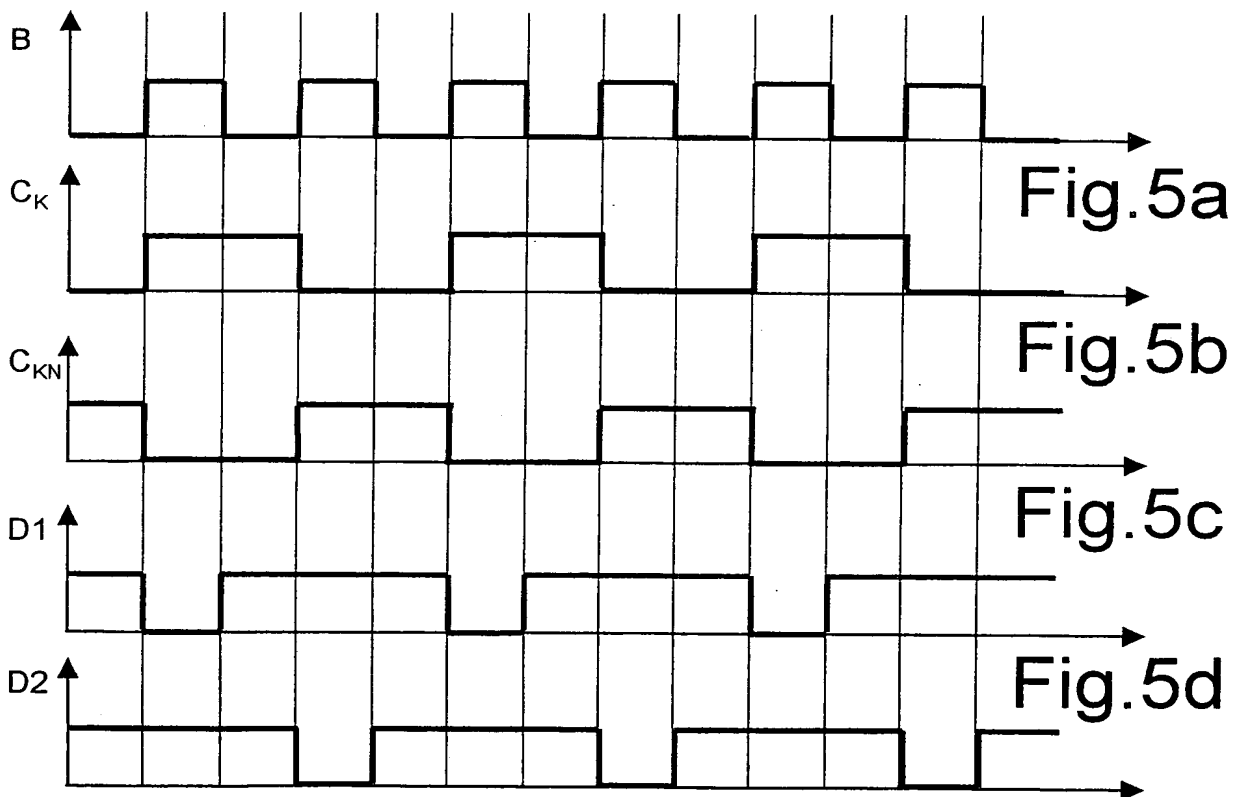


Fig.2



p.i.: STMICROELECTRONICS S.R.L.

CERNARO Elena
 (iscrizione Albo n. 426/BW)

Fig.5e

C.C.A.A.
 Torino

2002 A000566

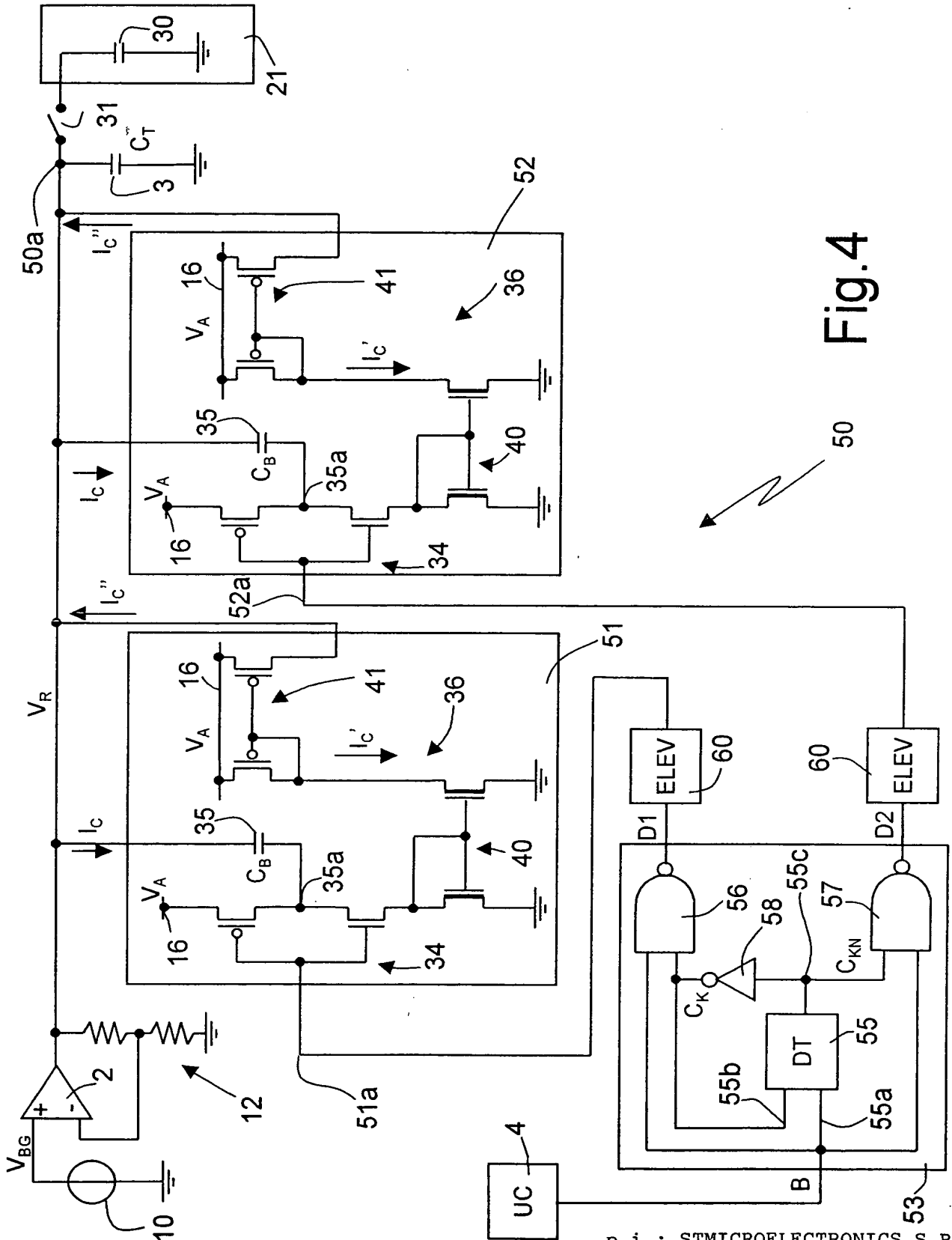


Fig.4

p.i.: STMICROELECTRONICS S.R.L.

CERBARO Elettrotecnica
Iscrizione Albo nr 426/BMI

C.C.I.A.A.
torino